

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-167906

(43)Date of publication of application : 22. 06. 2001

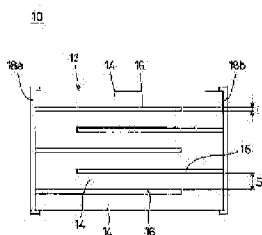
(51)Int. Cl. H01C 7/02

H01F 17/00

(21)Application number : 11-351392 (71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 10. 12. 1999 (72)Inventor : KAWAMOTO MITSUTOSHI
NIIMI HIDEAKI
KODAMA MASAHIRO
KISHIMOTO ATSUSHI

(54) LAMINATED TYPE SEMICONDUCTOR CERAMIC ELECTRONIC COMPONENT



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a laminated type semiconductor ceramic electronic component, which has a lamination type that is itself capable of miniaturization, a low room temperature resistance of at most 0.2 Ω , a resistance change width of at least 3 orders of magnitude and high breakdown voltage of at least 20 V.

SOLUTION: A laminated type semiconductor ceramic electronic component 10 consists of barium titanate based semiconductor ceramic layers 14, inner electrode layers 16 and outer electrodes 18a and 18b. The semiconductor ceramic layers 14 and the inner electrode layers 16 are stacked alternately. When the thickness of the semiconductor ceramic layer 14 is set as S and the thickness of the inner electrode layer 16 is set as I,

S/I is set to at least 10 and at most 50. The outer electrodes 18a and 18b are formed so as to be electrically connected with the inner electrode layers 16.

LEGAL STATUS

[Date of request for examination] 04.12.2001

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of
application other than the
examiner's decision of rejection or
application converted registration]

[Date of final disposal for
application]

[Patent number] 3498211

[Date of registration] 05.12.2003

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

**JPO and NCIP are not responsible for any
damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Laminating mold semi-conductor ceramic electronic parts characterized by S/I being 50 or less [10 or more] when it is the laminating mold semi-conductor ceramic electronic parts which form an external electrode and become as the semi-conductor ceramic layer and

internal electrode layer of a barium titanate system are electrically connected with superposition and said internal electrode layer by turns, and thickness of said semi-conductor ceramic layer is set to S and thickness of said internal electrode layer is set to L.

[Claim 2] Said internal electrode layers are laminating mold semi-conductor ceramic electronic parts according to claim 1 characterized by being a nickel system metal.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the laminating mold semi-conductor ceramic electronic parts which have the forward temperature coefficient of resistance which uses barium titanate as a principal component about laminating mold semi-conductor ceramic electronic parts.

[0002]

[Description of the Prior Art] Conventionally, in ordinary temperature, if specific resistance is small and exceeds a certain temperature (Curie temperature), the semi-conductor porcelain of a barium titanate system has the forward resistance temperature characteristic (PTC property) that resistance goes up rapidly, and is widely used for applications, such as generation of heat, whenever [temperature control, overcurrent-protection, and constant temperature]. Especially, low resistance-ization at a room temperature is demanded in the electronic parts for overcurrent protections used as an object for circuits. Especially, in the personal computer peripheral device corresponding to USB, it is small and low resistance and semi-conductor ceramic electronic parts of

high pressure-proofing are desired eagerly. As a thing corresponding to such a request, laminating mold semi-conductor ceramic electronic parts are indicated by JP,57-60802,A. These laminating mold semi-conductor ceramic electronic parts carry out the laminating of the internal electrode layer which consists of a semi-conductor ceramic layer which uses barium titanate as a principal component, and a Pt-Pd alloy by turns, and really calcinate it. With such a laminated structure, the electrode surface product which semi-conductor ceramic electronic parts have becomes large sharply, and can also attain the miniaturization of the electronic parts itself. Moreover, laminating mold semi-conductor ceramic electronic parts using nickel system metal as an internal electrode ingredient which replaces a Pt-Pd alloy are indicated by JP,6-151103,A.

[0003]

[Problem(s) to be Solved by the Invention] However, in the laminating mold semi-conductor ceramic electronic parts currently indicated by JP,57-60802,A, ohmic contact in an internal electrode layer and a semi-conductor ceramic layer is hard to be acquired, and there is a problem that room temperature resistance rises sharply. In the laminating mold semi-conductor ceramic electronic parts currently indicated by JP,6-151103,A on the other hand, by the usual baking among atmospheric air, once it calcinates in reducing atmosphere, the internal electrode material which used nickel system metal needs to perform reoxidation processing at the temperature which is extent to which nickel system metal does not oxidize, in order to oxidize, but since ohmic contact in a semi-conductor ceramic layer and an internal electrode layer is acquired, it can prevent the rise of room temperature resistance. However, since the laminating mold semi-conductor ceramic components currently indicated by JP,6-151103,A need to perform reoxidation processing at low temperature so that nickel system metal may not oxidize, they have the problem that resistance change width of face is as small as less than double figures. Therefore, the withstand voltage is not enough, either and has a problem practically.

[0004] So, the main purpose of this invention is the laminating mold which can miniaturize itself, its room temperature resistance is as low as 0.2ohms or less, resistance change width of face is 3.0 or more figures, and withstand voltage reinforcement is offering more than 20V and high laminating mold semi-conductor ceramic electronic parts.

[0005]

[Means for Solving the Problem] When the laminating mold semi-conductor ceramic electronic parts concerning this invention are laminating mold

semi-conductor ceramic electronic parts which form an external electrode and become as the semi-conductor ceramic layer and internal electrode layer of a barium titanate system are electrically connected with superposition and an internal electrode layer by turns, thickness of a semi-conductor ceramic layer is set to S and thickness of an internal electrode layer is set to I, they are the laminating mold semi-conductor ceramic electronic parts with which S/I is characterized by or more 10 being 50 or less. In addition, thickness S of a semi-conductor ceramic layer is the distance between internal electrode layers. As for an internal electrode layer, in the laminating mold semi-conductor ceramic electronic parts concerning this invention, it is desirable that it is a nickel system metal.

[0006] When a miniaturization can be attained by making it a configuration like the laminating mold semi-conductor ceramic electronic parts concerning this invention, room temperature resistance is low and can consider as semi-conductor ceramic electronic parts with high withstand voltage reinforcement greatly [resistance change width of face]. That is, by setting the ratio (S/I) of thickness S of a semi-conductor ceramic layer, and thickness I of an internal electrode layer or less [10 or more] to 50, it is low in room temperature resistance, and resistance change width of face can be enlarged. As the result, withstand voltage reinforcement also becomes high.

[0007] The above-mentioned purpose of this invention, the other purposes, the description, and an advantage will become still clearer from detailed explanation of the gestalt of implementation of the following invention.

[0008]

[Embodiment of the Invention] Drawing 1 is the illustration Fig. showing an example of the laminating mold semi-conductor ceramic electronic parts concerning this invention. The laminating mold semi-conductor ceramic electronic parts 10 shown in drawing 1 R> 1 contain a layered product 12. In a layered product 12, the semi-conductor ceramic layer 14 and the internal electrode layer 16 pile up by turns. In this case, when thickness of the semi-conductor ceramic layer 14 is set to S and thickness of the internal electrode layer 16 is set to I, S/I is set or less [10 or more] to 50. Moreover, in this case, the internal electrode layer 16 in every other layer is formed even in one side face of a layered product 12, and the remaining internal electrode layers 16 are formed even in other one side face of a layered product 12. Furthermore, the external electrodes 18a and 18b are formed in one side face of a layered product 12, and other one side face, respectively. In

this case, one external electrode 18a is connected to the internal electrode layer 16 in every other layer, and external electrode 18b of another side is connected to the remaining internal electrode layers 16. The above-mentioned semi-conductor ceramic layer 14 may consist of a semiconductor material which uses barium titanate as a principal component, among these a part of Ba may be permuted by calcium, Sr, Pb, etc. if needed, and a part of Ti may be permuted by Sn, Zr, etc. Moreover, as for the semi-conductor-ized agent contained in the semi-conductor ceramic layer 14, rare earth elements, such as La, Y, Sm, Ce, Dy, and Gd, transition elements, such as Nb, Ta, Bi, Sb, and W, etc. are mentioned. Moreover, in addition to this, oxides and compounds, such as Si and Mn, may be added if needed. Moreover, in this invention, special limitation is not carried out about the synthetic approach of the powder of barium titanate itself. Specifically, a sol gel process, a hydrothermal method, a coprecipitation method, the hydrolyzing method, a solid phase technique, etc. are mentioned. However, the particle size of the powder of the barium titanate obtained is 1 micrometer or less, and it is desirable that BaCO₃ / BaO ratio computed by XPS are 0.42 or less. Moreover, although it does not limit in this invention, especially concerning the porcelain particle size of the semi-conductor ceramic layer 14, 2 micrometers or less are desirable as an average porcelain particle size from a viewpoint of withstand voltage reinforcement. Moreover, although thickness S of the above-mentioned semi-conductor ceramic layer 14 is adjusted according to the room temperature resistance demanded, in order to obtain small and the laminating mold semi-conductor ceramic electronic parts of low resistance, it is desirable [S] to be referred to as 100 micrometers or less. Moreover, as an ingredient of the above-mentioned internal electrode layer 16, although nickel system metallic material, Mo system metallic material, Cr system metallic materials, etc. and these alloys are mentioned, it is desirable to use nickel system metallic material from a viewpoint of the certainty of ohmic contact with the semi-conductor ceramic layer 14. Moreover, as an ingredient of the external electrodes 18a and 18b, although Ag, Pd, etc. and its alloy are mentioned, it does not limit especially. Next, this invention is explained still in detail and concretely based on an example.

[0009]

[Example] (Example 1) 15.40l. (3.079 mols are contained as Ba) of baryta waters of 0.2 mol/l and 7.58l. (2.655 mols are contained as Ti) of Ti alkoxide solutions of 0.35 mol/l were prepared to the separate tub first beforehand. In addition, Ti alkoxide solution dissolves Ti (O-Pr)₄

(titanium tetraisopropoxide) in IPA (isopropyl alcohol). Furthermore, homogeneity was made to contain 100 cc (for 0.00664 mols to be contained as La) of ethanol solutions of a lanthanum chloride in Ti alkoxide solution. Next, the thing to which mixed and the solution in each tub was made to react by the static mixer was ripened within the aging layer for 3 hours. Next, dehydration and washing were performed, desiccation was performed at 110 degrees C for 3 hours, further, it cracked and La content barium titanate impalpable powder was obtained. In addition, the Ba/Ti ratio of La content barium titanate impalpable powder was 0.993, and the La/Ti ratio was 0.0021. Next, after having carried out temporary quenching of the La content barium titanate impalpable powder at 1100 degrees C for 2 hours, adding the organic solvent, the organic binder, the plasticizer, etc. and considering as a slurry, it fabricated with the doctor blade method and the green sheet was obtained. On this green sheet, nickel electrode paste was screen-stenciled and it considered as the internal electrode layer. Furthermore, the laminating of the green sheet was carried out so that this internal electrode layer might be exposed by turns, and pressurization sticking by pressure and cutting were performed and it considered as the layered product. In addition, the green sheet of that dummy that is not printing the internal electrode layer up and down is stuck to this layered product by pressure in piles. Next, hydrogen/nitrogen after carrying out debinder processing of this layered product in atmospheric air = baking was performed in 3/100 of strong reducing atmosphere for 2 hours. Furthermore, reoxidation processing was performed at 600-1000 degrees C in atmospheric air after baking for 1 hour. Then, the ohmic silver paste was applied, it burned in atmospheric air, the external electrode was formed, and it considered as laminating mold semi-conductor ceramic electronic parts. In the laminating mold semi-conductor ceramic electronic parts obtained as mentioned above, various thickness of the green sheet used as the spreading thickness of nickel electrode paste used as an internal electrode layer and a semi-conductor ceramic layer was fluctuated. Furthermore, various the numbers of laminatings of a semi-conductor ceramic layer were changed, and room temperature resistance was adjusted. About the laminating mold semi-conductor ceramic electronic parts obtained as mentioned above, about the thickness (S) of a semi-conductor ceramic layer, and the thickness (I) of an internal electrode layer, SEM observation of the fracture surface of laminating mold semi-conductor ceramic electronic parts was performed, the average of ten places of arbitration was calculated, respectively, and this computed the ratio (S/I) of the thickness (S) of a semi-

conductor ceramic layer, and the thickness (I) of an internal electrode layer. Moreover, room temperature resistance, resistance change width of face, and withstand voltage were measured about the laminating mold semi-conductor ceramic electronic parts obtained as mentioned above. Room temperature resistance was measured by 4 terminal method using the digital voltmeter. Moreover, resistance change width of face (digit) ** (ed) the maximum resistance which can be set by 250 degrees C from a room temperature with room temperature resistance, and computed it by the common logarithm. On the other hand, withstand voltage was made into the highest applied-voltage value just before component destruction takes place. These results are shown as sample numbers 1-5 of Table 1. In addition, * mark of front Naka shows the thing of this invention out of range.

[0010]

[Table 1]

試料 番号	半導体セラミック層の厚みS/ 内部電極層の厚みI	室温抵抗値 (Ω)	抵抗変化幅 (桁)	耐電圧 (V)
* 1	8	1.0	1.5	5
2	10	0.18	3.0	20
3	33	0.11	3.8	30
4	50	0.12	3.9	32
* 5	72	0.14	2.8	16
* 6	6	2.0	1.0	7
7	10	0.19	3.1	21
8	21	0.15	3.6	35
9	50	0.10	3.9	31
* 10	65	0.11	2.9	14

[0011] (Example 2) Using BaCO₃, TiO₂, and a nitric-acid samarium (Sm) solution as a start raw material, as a mole ratio of each element, weighing capacity was performed so that it might be set to Ba/Ti=1.002 and Sm/Ti=0.002, and mixing by the ball mill was performed for 5 hours using pure water and a ball with a diameter [made from PSZ] of 5mm. Then, evaporation desiccation was performed and temporary quenching of the obtained mixed powder was carried out in 1150 degrees C and 2 hours. After adding the organic solvent, the organic binder, the plasticizer, etc. and considering as a slurry to this temporary-quenching powder, it

fabricated with the doctor blade method and the green sheet was obtained. Hereafter, about production and evaluation of laminating mold semi-conductor ceramic electronic parts, it carried out according to the example 1. The result obtained in this example 2 is shown as sample numbers 6-10 of Table 1. In addition, * mark of front Naka shows the thing of this invention out of range.

[0012] When the ratio (S/I) of thickness S of a semi-conductor ceramic layer and thickness I of an internal electrode layer is less than ten, room temperature resistance is high, resistance change width of face is small, and withstand voltage is also still lower than the result of the sample numbers 1 and 6 of Table 1. Moreover, from the result of the sample numbers 5 and 10 of Table 1, when S/I exceeds 50, resistance change width of face is less than 3.0 figures, and it is falling to less than [20V] also in withstand voltage.

[0013]

[Effect of the Invention] According to this invention, when a miniaturization of itself can be attained, room temperature resistance is low (0.2ohms or less), resistance change width of face is large (3.0 or more figures), and laminating mold semi-conductor ceramic electronic parts with high (more than 20V) withstand voltage can be obtained. Moreover, in the laminating mold semi-conductor ceramic electronic parts concerning this invention, ohmic contact of a semi-conductor ceramic layer and the internal electrode layer is certainly carried out to an internal electrode layer being a nickel system metal, and resistance change width of face can be enlarged, preventing the rise of room temperature resistance.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the illustration Fig. showing an example of the laminating mold semi-conductor ceramic electronic parts concerning this invention.

[Description of Notations]

10 Laminating Mold Semi-conductor Ceramic Electronic Parts

12 Layered Product

14 Semi-conductor Ceramic Layer

16 Internal Electrode Layer

18a, 18b External electrode

[Translation done.]

* NOTICES *

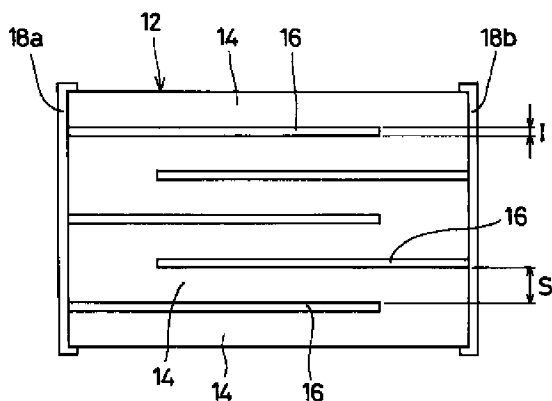
JP0 and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]

10



[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2001-167906
(P2001-167906A)

(43)公開日 平成13年6月22日(2001.6.22)

(51)Int.Cl. ⁷	識別記号	F I	ターミナル*(参考)
H 0 1 C 7/02		H 0 1 C 7/02	5 E 0 3 4
H 0 1 F 17/00		H 0 1 F 17/00	D

審査請求 未請求 請求項の数2 O L (全 5 頁)

(21)出願番号 特願平11-351392

(22)出願日 平成11年12月10日(1999.12.10)

(71)出願人 000006231

株式会社村田製作所
京都府長岡京市天神二丁目26番10号

(72)発明者 川本 光俊

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 新見 秀明

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(74)代理人 100079577

弁理士 岡田 全啓

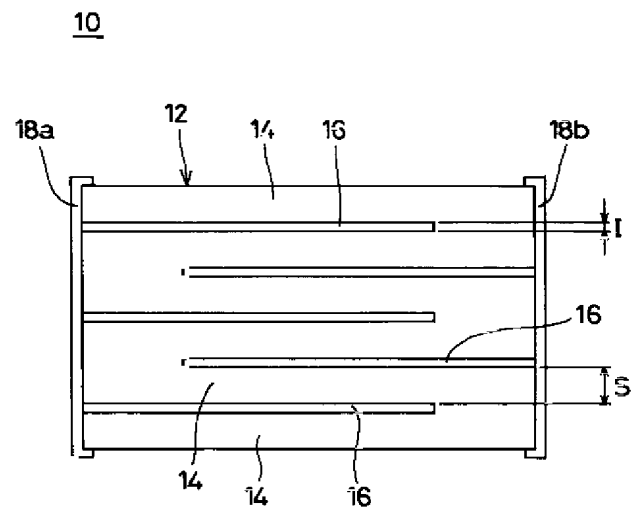
最終頁に続く

(54)【発明の名称】 積層型半導体セラミック電子部品

(57)【要約】

【課題】 それ自体の小型化が可能な積層型であって、室温抵抗値が 0.2Ω 以下と低く、抵抗変化幅が3.0桁以上であり、かつ、耐電圧強度が20V以上と高い積層型半導体セラミック電子部品を提供する。

【解決手段】 積層型半導体セラミック電子部品10は、チタン酸バリウム系の半導体セラミック層14と内部電極層16と外部電極18aおよび18bとで構成される。半導体セラミック層14と内部電極層16とは、交互に重ね合わされる。半導体セラミック層14の厚みをSとし、内部電極層16の厚みをIとしたときに、 S/I が10以上50以下に設定される。外部電極18aおよび18bは、内部電極層16と電氣的に接続するように形成される。



【特許請求の範囲】

【請求項1】 チタン酸バリウム系の半導体セラミック層と内部電極層とを交互に重ね合わせ、前記内部電極層と電氣的に接続するように外部電極を形成してなる積層型半導体セラミック電子部品であって、前記半導体セラミック層の厚みをSとし、前記内部電極層の厚みをIとしたときに、 S/I が10以上50以下であることを特徴とする、積層型半導体セラミック電子部品。

【請求項2】 前記内部電極層はニッケル系金属であることを特徴とする、請求項1に記載の積層型半導体セラミック電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は積層型半導体セラミック電子部品に関し、特に、チタン酸バリウムを主成分とする正の抵抗温度係数を有する積層型半導体セラミック電子部品に関する。

【0002】

【従来の技術】従来、チタン酸バリウム系の半導体磁器は、常温では比抵抗が小さく、ある温度（キュリー温度）を超えると急激に抵抗が上昇するという、正の抵抗温度特性（PTC特性）を有しており、温度制御、過電流保護、定温度発熱などの用途に広く用いられている。中でも、回路用として用いられている過電流保護用の電子部品において、室温での低抵抗化が要望されている。特に、USB対応のパソコン周辺機器においては、小型で低抵抗、高耐圧の半導体セラミック電子部品が切に望まれている。このような要望に対応するものとして、積層型半導体セラミック電子部品が特開昭57-60802号公報に開示されている。この積層型半導体セラミック電子部品は、チタン酸バリウムを主成分とする半導体セラミック層とPt-Pd合金からなる内部電極層とを交互に積層して一体焼成したものである。このような積層構造にすることによって、半導体セラミック電子部品の有する電極面積が大幅に大きくなり、電子部品自体の小型化も図ることができる。また、Pt-Pd合金に代わる内部電極材料としてNi系金属を用いた積層型半導体セラミック電子部品が、特開平6-151103号公報に開示されている。

【0003】

【発明が解決しようとする課題】しかしながら、特開昭57-60802号公報に開示されている積層型半導体セラミック電子部品では、内部電極層と半導体セラミック層とのオーミック接触が得られにくく、室温抵抗値が大幅に上昇するという問題がある。一方、特開平6-151103号公報に開示されている積層型半導体セラミック電子部品では、Ni系金属を用いた内部電極材料は、通常の大気中焼成では酸化されてしまうため、一旦還元雰囲気中で焼成を行った後、Ni系金属が酸化され

ない程度の温度で再酸化処理を行う必要があるが、半導体セラミック層と内部電極層とのオーミック接触が得られるため、室温抵抗値の上昇を防止することができる。しかしながら、特開平6-151103号公報に開示されている積層型半導体セラミック部品は、Ni系金属が酸化しないように低温で再酸化処理を行う必要があるため、抵抗変化幅が2桁未満と小さいという問題がある。そのため、その耐電圧も十分なものではなく、実用上問題がある。

【0004】それゆえに、この発明の主たる目的は、それ自体の小型化が可能な積層型であって、室温抵抗値が 0.2Ω 以下と低く、抵抗変化幅が3.0桁以上であり、かつ、耐電圧強度が20V以上と高い積層型半導体セラミック電子部品を提供することである。

【0005】

【課題を解決するための手段】この発明にかかる積層型半導体セラミック電子部品は、チタン酸バリウム系の半導体セラミック層と内部電極層とを交互に重ね合わせ、内部電極層と電氣的に接続するように外部電極を形成してなる積層型半導体セラミック電子部品であって、半導体セラミック層の厚みをSとし、内部電極層の厚みをIとしたときに、 S/I が10以上50以下であることを特徴とする、積層型半導体セラミック電子部品である。なお、半導体セラミック層の厚みSは、内部電極層間の距離である。この発明にかかる積層型半導体セラミック電子部品では、内部電極層はニッケル系金属であることが好ましい。

【0006】この発明にかかる積層型半導体セラミック電子部品のような構成にすることによって、小型化が図れる上、室温抵抗値が低く、抵抗変化幅が大きく、かつ、耐電圧強度が高い半導体セラミック電子部品とすることができる。すなわち、半導体セラミック層の厚みSと内部電極層の厚みIとの比（ S/I ）を10以上50以下に設定することによって、室温抵抗値を低く、かつ、抵抗変化幅を大きくできる。その結果として、耐電圧強度も高くなる。

【0007】この発明の上述の目的、その他の目的、特徴および利点は、以下の発明の実施の形態の詳細な説明から一層明らかとなろう。

【0008】

【発明の実施の形態】図1はこの発明にかかる積層型半導体セラミック電子部品の一例を示す図解図である。図1に示す積層型半導体セラミック電子部品10は積層体12を含む。積層体12では、半導体セラミック層14と内部電極層16とが交互に重ね合わされている。この場合、半導体セラミック層14の厚みをSとし、内部電極層16の厚みをIとしたときに、 S/I が10以上50以下に設定される。また、この場合、1層おきの内部電極層16は積層体12の1つの側面にまで形成され、残りの内部電極層16は積層体12の他の1つの側面に

まで形成される。さらに、積層体12の1つの側面および他の1つの側面には、外部電極18aおよび18bがそれぞれ形成される。この場合、一方の外部電極18aは1層おきの内部電極層16に接続され、他方の外部電極18bは残りの内部電極層16に接続される。上記の半導体セラミック層14は、チタン酸バリウムを主成分とする半導体材料からなり、このうち、必要に応じてBaの一部がCa, Sr, Pbなどで置換されてもよいし、Tiの一部がSn, Zrなどで置換されてもよい。また、半導体セラミック層14中に含まれる半導体化剤は、La, Y, Sm, Ce, Dy, Gdなどの希土類元素や、Nb, Ta, Bi, Sb, Wなどの遷移元素などが挙げられる。また、この他にも必要に応じてSiやMnなどの酸化物や化合物が添加されてもよい。また、この発明では、チタン酸バリウムの粉末自体の合成方法については、特段の限定はしない。具体的には、ゾルゲル法、水熱法、共沈法、加水分解法、固相法などが挙げられる。ただし、得られるチタン酸バリウムの粉末の粒径が $1\mu\text{m}$ 以下であり、XPSにより算出されるBa/Ca \cdot /BaO比が0.42以下であることが好ましい。また、この発明では、半導体セラミック層14の磁器粒径に関しては、特に限定をするものではないが、耐電圧強度の観点から、平均磁器粒径として $2\mu\text{m}$ 以下が好ましい。また、上記の半導体セラミック層14の厚みSは、その要求される室温抵抗値に合わせて調整するが、小型かつ低抵抗の積層型半導体セラミック電子部品を得るためには、 $100\mu\text{m}$ 以下とすることが好ましい。また、上記の内部電極層16の材料としては、Ni系金属材料、Mo系金属材料、Cr系金属材料などやこれらの合金が挙げられるが、半導体セラミック層14とのオーミック接触の確実性という観点からNi系金属材料を用いることが好ましい。また、外部電極18aおよび18bの材料としては、Ag, Pdなどやその合金が挙げられるが、特に限定するものではない。次に、この発明を実施例に基づいてさらに詳細かつ具体的に説明する。

【0009】

【実施例】（実施例1）まず、あらかじめ別々の槽に0.2mol/lの水酸化バリウム水溶液15.40l（Baとして3.079mol含有）と、0.35mol/lのTiアルコキシド溶液7.58l（Tiとして2.655mol含有）とを調製した。なお、Tiアルコキシド溶液は、Ti（O-Pr）₄（チタンテトライソプロポキシド）をIPA（イソプロピルアルコール）に溶解したものである。さらに、Tiアルコキシド溶液中に、塩化ランタンのエタノール溶液100cc（La

として0.00664mol含有）を均一に含有させた。次に、それぞれの槽にある溶液をスティックミキサーにより混合、反応させたものを熟成層内で3時間熟成させた。次に、脱水、洗浄を行って110℃で3時間乾燥を行い、さらに、解砕を行って、La含有チタン酸バリウム微粉末を得た。なお、La含有チタン酸バリウム微粉末のBa/Ti比は0.993で、La/Ti比は0.0021であった。次に、La含有チタン酸バリウム微粉末を1100℃で2時間仮焼し、有機溶媒、有機バインダー、可塑剤などを添加してスラリーとした後、ドクターブレード法によって成形し、グリーンシートを得た。このグリーンシート上にNi電極ペーストをスクリーン印刷して内部電極層とした。さらに、この内部電極層が交互に露出するようにグリーンシートを積層し、加圧圧着、切断を行って積層体とした。なお、この積層体には、その上下に内部電極層を印刷していないダミーのグリーンシートを重ねて圧着している。次に、この積層体を大気中で脱バインダー処理した後、水素／窒素=3/100の還元雰囲気中にて2時間焼成を行った。さらに、焼成後、大気中にて600～1000℃で1時間再酸化処理を施した。その後、オーミック銀ペーストを塗布して大気中で焼き付けを行い、外部電極を形成して積層型半導体セラミック電子部品とした。上記のようにして得られる積層型半導体セラミック電子部品において、内部電極層となるNi電極ペーストの塗布厚みと半導体セラミック層となるグリーンシートの厚みとを種々変動させた。さらに、半導体セラミック層の積層数を種々変更して室温抵抗値の調整を行った。上記のようにして得られた積層型半導体セラミック電子部品について、半導体セラミック層の厚み（S）と内部電極層の厚み（I）とに関しては、積層型半導体セラミック電子部品の破断面のSEM観察を行い、それぞれ任意の10箇所の平均値を求め、それにより半導体セラミック層の厚み（S）と内部電極層の厚み（I）との比（S/I）を算出した。また、上記のようにして得られた積層型半導体セラミック電子部品について、室温抵抗値、抵抗変化幅、耐電圧を測定した。室温抵抗値は、デジタルボルTMーターを用いて4端子法で測定した。また、抵抗変化幅（ δ ）は室温から250℃までにおける最大抵抗値を室温抵抗値で除し、その常用対数で算出した。一方、耐電圧は、素子破壊が起こる寸前の最高印加電圧値とした。これらの結果を表1の試料番号1～5として示す。なお、表中の*印はこの発明の範囲外のものを示す。

【0010】

【表1】

試料 番号	半導体セラミック層の厚みS/ 内部電極層の厚みI	室温抵抗値 (Ω)	抵抗変化幅 (μ)	耐電圧 (V)
*1	8	1.0	1.5	5
2	10	0.18	3.0	20
3	33	0.11	3.8	30
4	50	0.12	3.9	32
*5	72	0.14	2.8	16
*6	6	2.0	1.0	7
7	10	0.19	3.1	21
8	21	0.15	3.6	35
9	50	0.10	3.9	31
*10	65	0.11	2.9	14

【0011】(実施例2)出発原料として、BaCO₃、TiO₂、硝酸サマリウム(Sm)溶液を用い、各元素のモル比として、Ba/Ti=1.002、Sm/Ti=0.002となるように秤量を行い、純水およびPSZ製の直径5mmの玉石を用いて5時間ボールミルによる混合を行った。その後、蒸発乾燥を行い、得られた混合粉を1150℃、2時間で仮焼した。この仮焼粉に対して、有機溶媒、有機バインダー、可塑剤などを添加してスラリーとした後、ドクターブレード法によって成形し、グリーンシートを得た。以下、積層型半導体セラミック電子部品の作製と評価とは、実施例1に準じて行った。この実施例2で得られた結果を表1の試料番号6～10として示す。なお、表中の*印はこの発明の範囲外のものを示す。

【0012】表1の試料番号1および6の結果より、半導体セラミック層の厚みSと内部電極層の厚みIとの比(S/I)が10未満の場合、室温抵抗値が高く、抵抗変化幅が小さく、さらには、耐電圧も低い。また、表1の試料番号5および10の結果より、S/Iが50を超える場合、抵抗変化幅が3.0 μ を下回り、かつ、耐電

圧においても20V以下に低下している。

【0013】

【発明の効果】この発明によれば、それ自身の小型化が図れる上、室温抵抗値が低く(0.2 Ω 以下)、抵抗変化幅が大きく(3.0 μ 以上)、耐電圧が高い(20V以上)積層型半導体セラミック電子部品を得ることができる。また、この発明にかかる積層型半導体セラミック電子部品において、内部電極層がニッケル系金属であると、半導体セラミック層と内部電極層とを確実にオーミック接触させ、室温抵抗値の上昇を防止しつつ抵抗変化幅を大きくすることができる。

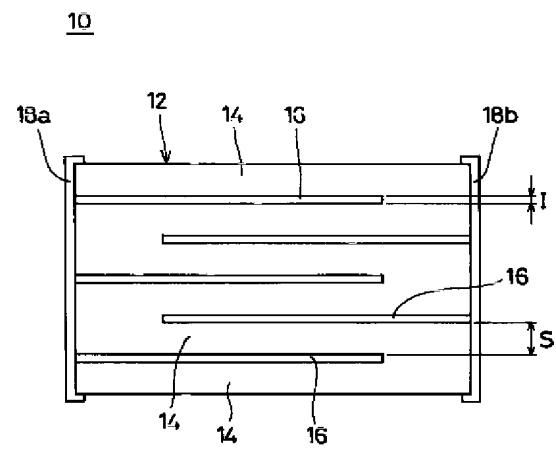
【図面の簡単な説明】

【図1】この発明にかかる積層型半導体セラミック電子部品の一例を示す図解図である。

【符号の説明】

- 10 積層型半導体セラミック電子部品
- 12 積層体
- 14 半導体セラミック層
- 16 内部電極層
- 18a、18b 外部電極

【図1】



フロントページの続き

(72)発明者 児玉 雅弘
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 岸本 敦司
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

Fターム(参考) 5E034 AB01 AC02 DA07 DB01 DC05